

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-330696

(43) 公開日 平成8年(1996)12月13日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	1/14		H 0 5 K	A
	1/02			F
	7/20			C

審査請求 未請求 請求項の数1 FD (全3頁)

(21) 出願番号 特願平7-152575
 (22) 出願日 平成7年(1995)5月26日

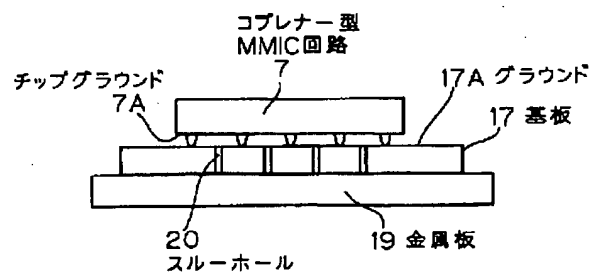
(71) 出願人 000004330
 日本無線株式会社
 東京都三鷹市下連雀5丁目1番1号
 (72) 発明者 利波 良幸
 東京都三鷹市下連雀5丁目1番1号 日本
 無線株式会社内

(54) 【発明の名称】 高放熱効果のコプレーナ型MMIC回路

(57) 【要約】

【目的】 放熱効果の高いコプレーナ型MMIC回路を提供すること。

【構成】 信号パターンとグランドパターンとが同一平面上に存在するコプレーナ型MMIC回路において、該コプレーナ型MMIC回路7と基板17との間を多数の箇所18でバンプ接合することにより、該コプレーナ型MMIC回路7と該基板17との間に放熱のための間隙を形成し、かつ金属板19に張付けられる該基板17に放熱のための多数のスルーホール20を設けた構成とした。



【特許請求の範囲】

【請求項 1】 信号パターンとグラウンドパターンとが同一平面上に存在するコプレーナ型MMIC回路において、該コプレーナ型MMIC回路と基板との間を多数の箇所で行うことにより、該コプレーナ型MMIC回路と該基板との間に放熱のための間隙を形成し、かつ金属板に張付けられる該基板に放熱のための多数のスルーホールを設けたことを特徴とする高放熱効果のコプレーナ型MMIC回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、信号パターンとグラウンドパターンとが同一平面上に存在するコプレーナ型MMIC（モノリシック・マイクロウェーブ・IC）回路に関し、特に放熱効果の高いコプレーナ型MMIC回路に関する。

【0002】

【従来の技術】 従来、この種の装置においては、図3にその原理的構成を示すようなマイクロストリップ型MMIC回路が知られている。即ち、基板1の表面に信号ライン2が形成されて、MMIC回路がマイクロストリップ線路で構成され、基板の裏面がグラウンド3となっている。

【0003】 MMIC回路の放熱を考慮して、チップ厚t1を出来るだけ薄くして、グラウンド3を（図示しない）金属板に張付ける手法が取られている。一方、図4において原理的概略構成を示すコプレーナ型MMIC回路（基板4の同一表面に信号パターン5とグラウンドパターン6とが存在するようなコプレーナ型MMIC回路）が知られている。

【0004】

【発明が解決しようとする課題】 以上述べた従来のマイクロストリップ型MMIC回路においては、基板を金属面に張付けるために、該グラウンド面を高精度に研磨する必要があった。一方、コプレーナ型MMIC回路においては、基板チップの厚さT2を薄くすることが困難であり、そのためチップからの放熱が不十分となり、回路動作の不安定、回路性能の劣化、及び回路寿命の短命化等の不都合があった。

【0005】 本発明は上記従来技術の課題を解決するようにした高い放熱効果を備えたコプレーナ型MMIC回路を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明は、このような従来技術の問題点を解決するために、信号パターンとグラウンドパターンとが同一平面上に存在するコプレーナ型MMIC回路において、該コプレーナ型MMIC回路と基板との間を多数の箇所で行うことにより、該コプレーナ型MMIC回路と該基板との間に放熱のための間隙を形成し、かつ金属板に張付けられる該基板に放

熱のための多数のスルーホールを設けた構成とする。

【0007】

【作用】 以上述べたように、本発明によればフリップチップ実装において、コプレーナ型MMIC回路のチップグラウンドと基板のグラウンドとの間のバンプ接合を多数の箇所で行うことにより、両者間に間隙を形成し、それによってコプレーナ型MMIC回路の放熱を有効に行うことが可能となる。

【0008】 また、更に金属板に接合される該基板に多数のスルーホールを形成して、該基板の放熱をより有効に達成する。

【0009】

【実施例】 以下、本発明の一実施例につき図1及び図2を参照して詳細に説明する。

【0010】 図1及び図2において、コプレーナ型MMIC回路7を基板17上にフリップチップ実装するとき、コプレーナ型MMIC回路7のチップグラウンド7Aとその基板17のグラウンド17Aとの間のバンプ接合は、通常図面上小さな黒丸で示す箇所、即ち入力端子としての入力パッド8、出力端子としての出力パッド9、及びDC端子としてのDCパッド10、11のみに用いられていた。

【0011】 図2において、参照符号12はFETトランジスタであり、13から16まではキャパシタである。本発明においては、このバンプ接合を更に小さな三角形で示す多数の箇所18にも用いるものである。

【0012】 即ち、図1から明らかなように、コプレーナ型MMIC7と基板17との間には僅かな間隙が形成されるので、コプレーナ型MMIC7の放熱が有効に行われ得るようになる。

【0013】 尚、図1においては、図面作成上の便宜のため、バンプ接合の箇所を5箇所のみとしたが、実際は図2に示す通り多数箇所である。

【0014】 図1から明らかなとおり、金属板19の上に張付けられる基板17には、多数のスルーホール20が形成されているので、基板17自体の放熱も有効に行われ得ることになる。以上述べたように、金属板19に基板17を張付ける場合には、該基板17を高精度に研磨する必要が解消される。

【0015】

【発明の効果】 以上述べたように、本発明によればコプレーナ型MMIC回路と基板との間のバンプ接合を多数の箇所で行うことにより、両者間に間隙が形成されそれによってコプレーナ型MMIC回路の放熱が有効に達成され得る。

【0016】 また、金属板に接合される該基板に多数のスルーホール20を形成するので、該基板の放熱がより有効に達成され得る。

【0017】 従って、チップの厚さを薄くすることの困難なコプレーナ型MMIC回路においても、薄くするこ

となく高い放熱効果が達成され、かつ金属板に基板を張付ける場合にも基板を高精度に研磨する必要等が解消され得る。

【0018】

【図面の簡単な説明】

【図1】図1は、本発明の一実施例構成を示すための概略側断面図である。

【図2】図2は、図1におけるコプレーナ型MMIC回路の構成を示す概略平面図である。

【図3】図3は、従来のマイクロストリップ型MMIC回路の原理的構成を示す概略斜視図である。

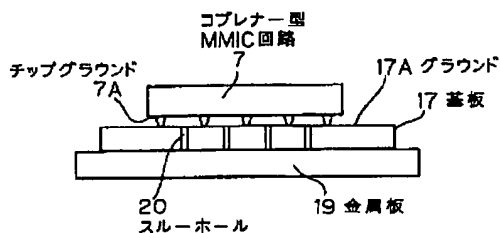
【図4】図4は、従来のコプレーナ型MMIC回路の原理的構成を示す概略斜視図である。

【符号の説明】

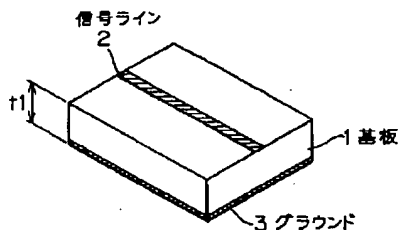
- 1 基板
- 4 基板
- 2 信号ライン
- 3 グラウンド

- 5 信号パターン
- 6 グラウンドパターン
- 7 コプレーナ型MMIC回路
- 7A チップグラウンド
- 8 入力パッド
- 9 出力パッド
- 10 DCパッド
- 11 DCパッド
- 12 FETトランジスタ
- 13 キャパシタ
- 14 キャパシタ
- 15 キャパシタ
- 16 キャパシタ
- 17 基板
- 17A グラウンド
- 18 パンプ接合箇所
- 19 金属板
- 20 スルーホール

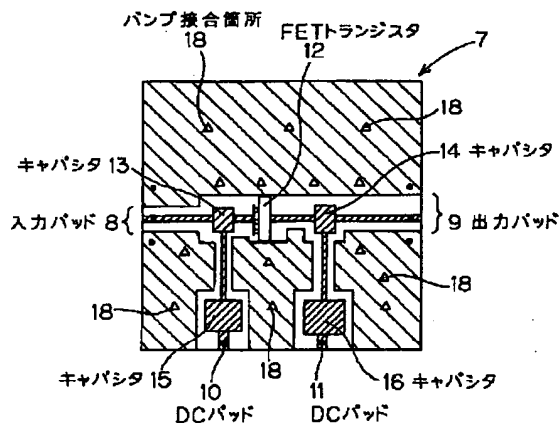
【図1】



【図3】



【図2】



【図4】

